

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of : Customer Number: 20277
: Confirmation Number:
Tadata HATANAKA :
: Group Art Unit:
Serial No.:
: Examiner: Unknown
Filed: November 13, 2003 :
: For: MAGNETIC FIELD SENSOR, METHOD FOR DETECTING MAGNETIC FIELD AND
DEVICE FOR DETECTING MAGNETIC FIELD

CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

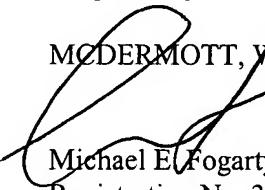
Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicant hereby claims the priority of:

Japanese Patent Application No. 2002-329535, filed November 13, 2002

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,


MCDERMOTT, WILL & EMERY
Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:tlb
Facsimile: (202) 756-8087
Date: November 13, 2003

64++5-011
November 13, 2003
HATANAKA

日本特許庁

JAPAN PATENT OFFICE

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年11月13日

出願番号

Application Number:

特願2002-329535

[ST.10/C]:

[JP2002-329535]

出願人

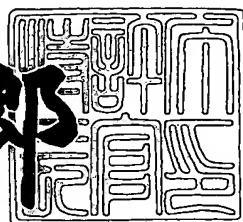
Applicant(s):

松下電器産業株式会社

2003年 4月25日

特許庁長官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3030845

【書類名】 特許願

【整理番号】 2924040056

【提出日】 平成14年11月13日

【あて先】 特許庁長官殿

【国際特許分類】 G01R 33/06

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 畑中 忠太

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 磁界センサ

【特許請求の範囲】

【請求項1】 第1の端子対と第2の端子対とを備えて印加された磁界に応じた信号を出力する磁電変換素子と、

この磁電変換素子の第1、第2の端子対の信号を個々に与え、外部から与える信号の第1、第2、第3、第4の期間に応じて切り替えた信号を出力する第1のスイッチ部と、

この第1のスイッチ部の出力信号を増幅して出力端子対に信号を出力する増幅器と、

前記増幅器の出力端子対に両端が接続された記憶素子と、

前記出力端子対の一方と前記記憶素子の一端子間に挿入接続され、前記外部から与える信号の第1の期間及び第3の期間に連動して閉じ、第2の期間及び第4の期間に連動して開く第2のスイッチ部と、

前記第2のスイッチ部両端の少なくとも一方の信号を出力するスイッチ出力端子とを備え、

前記第1のスイッチ部が、前記外部から与える信号の第1の期間と第4の期間に前記磁電変換素子の第1端子対の信号を出力し、前記外部から与える信号の第2の期間と第3の期間に前記磁電変換素子の第2端子対の信号を出力することを特徴とする磁界センサ。

【請求項2】 請求項1記載の磁界センサにおいて、

前記第2のスイッチ部が出力端子対を備えたことを特徴とする磁界センサ。

【請求項3】 請求項1記載の磁界センサであって、さらに、

前記スイッチ出力端子の信号を与えて所定の値と比較した結果を出力する比較器を備えたことを特徴とする磁界センサ。

【請求項4】 請求項3記載の磁界センサにおいて、前記比較器の出力信号に応じて異なる電圧を前記スイッチ出力端子の信号に付加することを特徴とする磁界センサ。

【請求項5】 請求項1記載の磁界センサであって、さらに、前記第2のスイ

ツチ部両端の一方を比較器入力端子対の一方に接続し、前記第2のスイッチ部の他方を第2の記憶素子を介して前記比較器入力端子対の他方に接続したことを特徴とする磁界センサ。

【請求項6】 請求項5記載の磁界センサであって、さらに、
 前記第2の記憶素子両端の一方に一端を接続した第3のスイッチ部と、
 前記第2の記憶素子両端の他方に一端を接続した第4のスイッチ部と、
 前記第3のスイッチ部の他方に第1の電圧を与える電圧源と、
 前記第4のスイッチ部の他方に前記第1の電圧値と異なる電圧を与える電圧源とを備え、

前記第3、第4のスイッチ部を信号の前記第1の期間に閉じることを特徴とする磁界センサ。

【請求項7】 請求項6記載の磁界センサにおいて、前記第1の電圧値若しくは第2の電圧値の一方を外部から与える信号に応じて異なることを特徴とする磁界センサ。

【請求項8】 請求1記載の磁界センサにおいて、前記記憶素子がコンデンサであることを特徴とする磁界センサ。

【請求項9】 請求項6記載の磁界センサにおいて、前記第2の記憶素子がコンデンサであることを特徴とする磁界センサ。

【請求項10】 請求項1記載の磁界センサであって、さらに、
 前記スイッチ出力端子の信号を与えて、前記外部から与える信号の第2の期間と第4の期間の信号値を判定した信号を出力する判定回路を備えたことを特徴とする磁界センサ。

【請求項11】 請求項10記載の磁界センサにおいて、前記判定回路が、
 前記比較器出力端子の信号をD入力端子に与え、かつ、クロック信号をクロック入力端子に与え、前記第2の期間内に信号を保持してQ出力端子に出力する第1のフリップフロップと、

前記比較器出力端子と前記第1のフリップフロップのQ出力端子とを個々に入力端子対に与えNOR論理出力を出力するNOR論理回路と、

前記NOR論理回路の出力をD入力端子に与え、かつ、クロック信号をクロック

ク入力端子に与え、前記第4の期間内に信号を保持して出力端子に出力する第2のフリップフロップとを備え、

第2のフリップフロップ出力端子信号を取り出すことを特徴とする磁界センサ。

【請求項12】 請求項10記載の磁界センサにおいて、前記判定回路が、前記比較器出力端子の信号をD入力端子に与え、かつ、クロック信号をクロック入力端子に与え、前記第2の期間内に信号を保持してQ出力端子に出力する第1のフリップフロップと、

前記比較器出力端子の信号をD入力端子に与え、かつ、クロック信号をクロック入力端子に与え、前記第4の期間内に信号を保持して出力端子に出力する第2のフリップフロップと、

前記第1、第2のフリップフリップのQ出力を個々に入力端子対に与えNOR論理出力を出力するNOR論理回路とを備え、

該NOR論理回路出を取り出すことを特徴とする磁界センサ。

【請求項13】 請求項1記載の磁界センサにおいて、

前記第1のスイッチ部が、

第1の電圧を与える第1電圧端子と、

第2の電圧を与える第2電圧端子と、

第1、第2、第3及び第4入力端子と、

第1及び第2出力端子と、

第1電圧端子と第1入力端子間に挿入接続され外部から与える信号に応じて開閉動作する第1のスイッチ素子と、

第1電圧端子と第2入力端子間に挿入接続され外部から与える信号に応じて開閉動作する第2のスイッチ素子と、

第2電圧端子と第3入力端子間に挿入接続され外部から与える信号に応じて開閉動作する第3のスイッチ素子と、

第2電圧端子と第4入力端子間に挿入接続され外部から与える信号に応じて開閉動作する第4のスイッチ素子と、

第1出力端子と第1入力端子間に挿入接続され外部から与える信号に応じて開

閉動作する第5のスイッチ素子と、

第1出力端子と第2入力端子間に挿入接続され外部から与える信号に応じて開閉動作する第6のスイッチ素子と、

第2出力端子と第3入力端子間に挿入接続され外部から与える信号に応じて開閉動作する第7のスイッチ素子と、

第2出力端子と第4入力端子間に挿入接続され外部から与える信号に応じて開閉動作する第8のスイッチ素子とを備え、

前記磁電変換素子の第1端子対の一方を前記第1入力端子に接続し、

前記磁電変換素子の第2端子対の一方を前記第2入力端子に接続し、

前記磁電変換素子の第1端子対の他方を前記第3入力端子に接続し、

前記磁電変換素子の第2端子対の他方を前記第4入力端子に接続したことを特徴とする磁界センサ。

【請求項14】 請求項7記載の磁界センサにおいて、前記第1、第3、第6及び第8スイッチ素子が、外部から与える信号の第1及び第4の期間に閉じ、前記第2、第4、第5及び第7のスイッチが、外部から与える信号の第2及び第3の期間に閉じることを特徴とする磁界センサ。

【請求項15】 前記磁電変換器が、ホール素子であることを特徴とする磁界センサ。

【請求項16】 前記磁電変換器が、磁気抵抗であることを特徴とする磁界センサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、磁界の極性に依存せず磁界の強度検出を行なうことができる磁界センサに関する。

【0002】

【従来の技術】

磁界センサは、ホール効果を利用した磁電変換素子を通過する磁束密度に比例して、該磁電変換素子の出力端子に発生する電圧を増幅器で増幅し、その増幅信

号を比較器等により判定して、検出された磁界（以下、検出磁界と呼ぶ。）の強度が所定の磁界強度と比べて大きいか否かの判定結果を外部に出力する構成を持つ。

【0003】

一般に、磁界センサは、バイポーラトランジスタ又はCMOSデバイス等を用いてモノリシックに集積されて構成されている。製品としての磁界センサの優劣を決める要因の1つは、検出磁界を電圧に変換して比較する間に生じる検出値のばらつきである。このばらつきの要因は主に2つあって、1つは封止用パッケージの応力等の影響による磁電変換素子のオフセット信号成分であり、他の1つは増幅器の入力オフセット信号成分である。

【0004】

磁電変換素子のオフセット信号成分の補償方法は、米国特許文献（例えば、特許文献1参照。）に開示されている。すなわち、幾何学的に等価な4端子を持つ磁電変換素子の出力端子のうちそれぞれ対角に位置する2対の出力端子の電位差を、検出のトリガとなる同期信号における第1の位相と第2の位相とで交互に入れ換えて出力し、その出力値の和を取る。これにより、有効信号成分は同位相で2倍となり、オフセット信号成分は逆位相となって相殺される。

【0005】

製品の優劣を決める他の要因は、磁界の検出を製品に組み込まれる磁石の極性に関係なく、すなわち両極性に対応して行なえるか否かということである。磁石の極性に関係なく磁界強度の判定を行なうことができれば、磁石とホールICとが組み込まれた位置センサ等において磁石の配置の際に、磁石の向きを管理する必要がなくなる。

【0006】

以下、日本特許文献（例えば、特許文献2参照）に開示された、両極性に対応可能な磁界強度判定を行なう従来の磁界センサについて図面を参照しながら説明する。

【0007】

図4は従来の両極性に対応可能な磁界強度判定回路の構成例を示している。図

4に示すように、従来の磁界センサは、磁電変換素子101と、該磁電変換素子101の出力電圧を増幅する電圧増幅器102と、電圧増幅器102からの出力電圧を受け、そのしきい値により異なる出力電圧を出力する第1のシュミットトリガ回路103Aと、電圧増幅器102からの出力電圧を第1のシュミットトリガ回路103Aの入力信号の極性と反転させて受ける第2のシュミットトリガ回路103Bと、第1のシュミットトリガ回路103A及び第2のシュミットトリガ回路103Bからの出力信号を受けてラッチするロジックラッチ回路104とを有している。

【0008】

このように構成された従来の磁界センサの動作を説明する。

【0009】

まず、磁電変換素子101を通過する磁束密度に比例して、該磁電変換素子101の出力端子に発生したホール電圧を増幅器102により増幅して増幅電圧VHを得る。

【0010】

次に、増幅電圧VHを第1のシュミットトリガ回路103A及び第2のシュミットトリガ回路103Bに入力し、増幅電圧VHの値が設定電圧値よりも大きいか否かを比較してその判定値を出力する。第1のシュミットトリガ回路103A及び第2のシュミットトリガ回路103Bは等価であって、入力信号の極性を互いに反転させることにより、N極性及びS極性の磁界強度のレベル検出をこれら2つのシュミットトリガ回路103A、103Bで別々に行なう。

【0011】

次に、第1のシュミットトリガ回路103A及び第2のシュミットトリガ回路103Bの出力値は、ロジックラッチ回路104に入力される。その後、ロジックラッチ回路104から、N極性及びS極性の磁界強度に対応した2つのシュミットトリガ回路103A、103Bの出力値にある演算を施した出力値が出力される。ここで、ロジックラッチ回路104からの出力値は、極性に無関係で且つ設定磁界の強度よりも検出磁界の強度が大きいか否かを表わす2進値である。

【0012】

【特許文献1】

米国特許第4037150号明細書

【特許文献2】

特開平7-83699号公報

【0013】

【発明が解決しようとする課題】

しかしながら、前記従来の磁界センサは、磁界の極性に関係なく両極性に対応して磁界強度の検出を行なうには、電圧比較回路として2組のシュミットトリガ回路が必要となるため、回路規模と消費電流とを共に小さくすることが困難であるという問題を有している。

【0014】

本発明は、前記従来の問題を解決し、磁界の極性に無関係であり両極性に対応した磁界強度の検出を簡単な構成で且つ消費電流を低減できるようにすることを目的とする。

【0015】

【課題を解決するための手段】

前記目的を達成するため、本発明は、第1の端子対と第2の端子対とを備えて印加された磁界に応じた信号を出力する磁電変換素子と、この磁電変換素子の第1、第2の端子対の信号を個々に与え、外部から与える信号の第1、第2、第3、第4の期間に応じて切り替えた信号を出力する第1のスイッチ部と、この第1のスイッチ部の出力信号を増幅して出力端子対に信号を出力する増幅器と、前記増幅器の出力端子対に両端が接続された記憶素子と、前記出力端子対の一方と前記記憶素子の一端子間に挿入接続され、前記外部から与える信号の第1の期間及び第3の期間に連動して閉じ、第2の期間及び第4の期間に連動して開く第2のスイッチ部と、前記第2のスイッチ部両端の少なくとも一方の信号を出力するスイッチ出力端子とを備え、

前記第1のスイッチ部が、前記外部から与える信号の第1の期間と第4の期間に前記磁電変換素子の第1端子対の信号を出力し、前記外部から与える信号の第2の期間と第3の期間に前記磁電変換素子の第2端子対の信号を出力することを

特徴とするものである。

【0016】

この構成を備えることによって、磁電変換器の構造上の対称性を用いて磁電変換器の出力に生じるオフセット電圧成分を除去すると共に増幅器に付随するオフセット電圧を除去して磁電変換器の出力信号を取り出すことができる。

【0017】

さらに、前記スイッチ出力端子の信号を与えて所定の値と比較した結果を出力する比較器を備えたことによって精度の高い検出出力を取り出す事ができる。

【0018】

また、前記比較器の出力信号に応じて異なる電圧を前記スイッチ出力端子の信号に付加することでヒステリシスを付加した検出を行うことができる。

【0019】

さらに、前記スイッチ出力端子の信号を与えて、前記外部から与える信号の第2の期間と第4の期間の信号値を判定した信号を出力する判定回路を備えたことにより、磁界の極性がN極若しくはS極であっても信号の有無を判定することができる。

【0020】

【発明の実施の形態】

(第1の実施形態)

本発明の第1の実施形態について図面を参照しながら説明する。

【0021】

図1は本発明の第1の実施形態に係る磁界センサの構成を示している。

【0022】

図1に示すように、第1のスイッチ回路16は、複数個のスイッチを備える。スイッチ回路16を介して、磁電変換素子の端子対の一方に電源電圧を印加し、他方を接地する。このとき、磁電変換素子の他の端子対に発生する信号電圧を電圧増幅器12の入力端子に与える。

【0023】

具体的には、スイッチ回路16の第1のスイッチ21Aは、磁電変換素子11

の4つの頂角のうち、第1の頂角に位置する第1の外部端子と接続され、第1の選択信号aに同期して閉状態となり、第2のスイッチ21Bは、磁電変換素子11の第1の頂角と隣接した第2の頂角に位置する第2の外部端子と接続され、第2の選択信号bに同期して閉状態となる。第3のスイッチ22Aは、磁電変換素子11の第1の頂角と対向した第3の頂角に位置する第3の外部端子と接続され、第1の選択信号aに同期して閉状態となる。第4のスイッチ22Bは、磁電変換素子11の第2の頂角と対向した第4の頂角に位置する第4の外部端子と接続され、第2の選択信号bに同期して閉状態となる。

【0024】

さらに、第1のスイッチ回路16は、一端が磁電変換素子11の第2の外部端子と接続され、他端が電圧増幅器12の非反転入力端子と接続され、第1の選択信号aに同期して閉状態となる第5のスイッチ23Aを備える。また、一端が磁電変換素子11の第1の外部端子と接続され、他端が電圧増幅器12の非反転入力端子と接続され、第2の選択信号bに同期して閉状態となる第6のスイッチ23Bを備える。さらに、一端が磁電変換素子11の第4の外部端子と接続され、他端が電圧増幅器12の逆相入力端子と接続され、第1の選択信号aに同期して閉状態となる第7のスイッチ24Aを備える。また、一端が磁電変換素子11の第3の外部端子と接続され、他端が電圧増幅器12の逆相端子と接続され、第2の選択信号bに同期して閉状態となる第8のスイッチ24Bとを備える。

【0025】

この構成において、第1の選択信号期間aにおいて、スイッチ21Aと22Aが導通し、スイッチ23Aの一端が電圧増幅器12の非反転入力端子に接続され、スイッチ24Aの一端が電圧増幅器12の反転入力端子に接続される。また、第2の選択信号期間bにおいて、スイッチ21Bと22Bが導通し、スイッチ23Bの一端が電圧増幅器12の非反転入力端子に接続され、スイッチ24Bの一端が電圧増幅器12の反転入力端子に接続される。電圧増幅器12の入力端子間に与えられる電圧の極性は第1の選択信号期間と第2の選択信号期間とで互いに逆の極性となる。

【0026】

電圧増幅器の非反転出力端子にスイッチ18の一端が接続され、スイッチ18の他端が第1の記憶素子17の一端に接続される。第1の記憶素子17の他端は、電圧増幅器12の反転出力端子に接続される。スイッチ18の両端の電圧は、シユミットトリガ回路13に与えられる。

【0027】

シユミットトリガ回路13は、比較器130と、一端が第2の記憶素子33の他電極と接続され、他端が第1のMOSスイッチ36と接続され、第1の選択信号CK1に同期して閉状態となるスイッチ34Aを備える。また、一端が第2の記憶素子33の一電極と接続され、他端がヒステリシス値（設定磁界）の設定用電圧源38と接続され、第1の選択信号CK1に同期して閉状態となるスイッチ35Aとを有している。

【0028】

さらに、シユミットトリガ回路13は、一端が第1のMOSスイッチ36のスイッチ34A側の端子と接続され、他端が設定用電圧源38と接続された第2のMOSスイッチ37を備える。また、入力端子がロジックラッチ回路15の出力端子と接続され、出力端子が第1のMOSスイッチ36のPMOSのゲート電極と接続され且つ第2のMOSスイッチ37のNMOSのゲート電極と接続された第1のインバータ39とを有している。

【0029】

また、第1のMOSスイッチ36のNMOSのゲート電極及び第2のMOSスイッチ37のPMOSのゲート電極は、ロジックラッチ回路15の出力端子と接続されている。

【0030】

ロジックラッチ回路15は、入力端子が比較器130の出力端子と接続され、クロック端子に第2の選択信号CK1を受ける第1のフリップフロップ51と、一方の入力端子に比較器130からの出力信号を受け、他方の入力端子に第1のフリップフロップ51からの出力信号を受ける2入力NORゲート52と、入力端子が2入力NORゲート52からの出力信号を受け、クロック端子に第3の選択信号CK2を受ける第2のフリップフロップ53により構成されている。

【0031】

ロジックラッチ回路15の後段には、第2のフリップフロップ53の出力信号を受ける出力バッファとしての第2のインバータ19が接続されている。

【0032】

以下、前記のように構成された磁界センサの動作を説明する。

【0033】

図2において、第1の選択信号aがHigh、第2の選択信号bがLow、第3の選択信号cがHigh状態を第1の期間とする。第1の選択信号aがLow、第2の選択信号bがHigh、第3の選択信号cがLow状態を第2の期間とする。第1の選択信号aがLow、第2の選択信号bがLow、第3の選択信号cがLow状態を第3の期間とする。第1の選択信号aがHigh、第2の選択信号bがLow、第3の選択信号cがLow状態を第4の期間とする。

【0034】

第1の期間において、スイッチ21A、22Aが導通して磁電変換素子11に電位が与えられ、スイッチ23A、24Aが導通して磁電変換素子11の出力信号を電圧增幅回路12の入力端子対に与える。スイッチ18が第2の選択信号bによって閉じていることから電圧増幅器で増幅された信号電圧がコンデンサ17の両端に与えられる。

【0035】

一方、比較器130の入力端子には、スイッチ18が閉じていることからコンデンサ33の両端の電圧が与えられる。コンデンサ33の各端子には、スイッチ34A、35Aが閉じていることから、電圧源38の電圧が与えられる。電圧源38は、電源電圧を抵抗140～145によって分割した電圧を出力する。スイッチ35Aの他端には、抵抗142と143の接続部の電圧が与えられる。スイッチ34Aの他端には、MOSスイッチ36若しくはMOSスイッチ37を介して電圧が与えられる。ここで、ゲート39の入力部の電圧がHighのときには、MOSスイッチ36が導通し、ゲート39の入力部の電圧がLowのときにはMOSスイッチ37が導通する。MOSスイッチ36が導通すると抵抗140と抵抗141の接続部の電圧がスイッチ34Aに与えられる。また、MOSスイッ

チ37が導通すると抵抗141と抵抗142の接続部の電圧が与えられる。このようにして、コンデンサ33の両端に所定の電圧が印加される。

【0036】

第2の期間において、スイッチ21A、22A及び34A、35Aが開放状態となる。ここで、スイッチ21B、22Bが導通して磁電変換素子11に電位が与えられる。また、スイッチ23B、24Bが導通して磁電変換素子11の出力信号が電圧增幅回路12の入力端子対に与えられる。一方、スイッチ18が第2の選択信号bによって開放されていることから電圧増幅器で増幅された信号電圧が、コンデンサ17とコンデンサ33の直列接続の両端に与えられる。ここで、スイッチ23B、24Bで発生する電圧の極性は、磁電変換素子11構造の対称性から第1の期間に発生するスイッチ23A、24Aの電圧の極性に対して逆である。

【0037】

ここで、スイッチ18が開放すると、スイッチ18とコンデンサ17との接続部に対してコンデンサ17と電圧増幅器12の反転出力端子との接続部の電圧は、相対的に正の値になっている。この状態でさらに増幅器12の反転出力端子に対して非反転出力端子の電圧の極性が正の値となって出力される。このことから、第2の期間のスイッチ18の両端には、第1の期間と第2の期間の信号が足されて出力される。尚、電圧増幅器12の入力端子対の電圧を増幅して出力端子対から取り出す電圧に増幅器のオフセット電圧が常時存在すると、第1の期間と第2の期間とではスイッチ18の両端に対して逆極性となり、実質的にこのオフセット電圧分はキャンセルされる。また、スイッチ23A、24A間の信号とスイッチ23B、24B間の信号に同一極性のオフセットがあると、スイッチ18の両端では、第1の期間と第2の期間とで逆極性となることから、キャンセルされる。

【0038】

このようにして、磁電変換器11と増幅器12が持つオフセット電圧成分がキャンセルされる。

【0039】

次に、比較器130の入力端子対には、コンデンサ17の電圧に対してコンデンサ33両端の電圧を引いた値が印加される。

【0040】

比較器130に与えられた電圧値がゼロ以上で比較器出力には2値電圧の一方のHighの値が出力される。尚、第1の期間では、コンデンサ33の両端の電圧が負であり、出力はLowである。

【0041】

第3の期間において、第2の期間と同様に、スイッチ21B、22Bが導通して磁電変換素子11に電位が与えられる。また、スイッチ23B、24Bが導通して磁電変換素子11の出力信号が電圧増幅器12の入力端子対に与えられる。スイッチ18が第2の選択信号bによって閉じていることから電圧増幅器で増幅された信号電圧がコンデンサ17の両端に与えられる。

【0042】

第4の期間において、第1の期間と同様に、スイッチ21A、22Aが導通して磁電変換素子11に電位が与えられ、スイッチ23A、24Aが導通して磁電変換素子11の出力信号を電圧増幅器12の入力端子対に与える。一方、スイッチ18が第2の選択信号bによって開放されていることから電圧増幅器で増幅された信号電圧が、コンデンサ17とコンデンサ13の直列接続の両端に与えられる。ここで、スイッチ23B、24Bで発生する電圧の極性は、磁電変換素子11構造の対称性から第3の期間に発生するスイッチ23A、24Aの電圧の極性に対して逆である。

【0043】

第1及び第2の期間に増幅器12に与えられる信号の極性と第3及び第4の期間に与えられる信号の極性は互いに逆の極性である。

【0044】

第1～第4の時間は、磁電変換素子11に外部から与えられる磁界の状態が、第1～第4の期間において急激に変わらないことを前提とする。

【0045】

これらのことから、第2の期間と第4の期間のいずれか一方において検出が可

能となる。

【0046】

比較器130の出力は、ロジックラッチ回路15に与えられる。ロジックラッチ回路には、第2の期間内と第4の期間内に比較器130の出力信号をラッチするための信号CK1とCK2が個々に与えられる。

【0047】

まず、比較器130の出力状態に応じた値がCK1によってフリップフロップ51のQ出力に保持される。このQ出力信号と比較器130の出力信号とがNOR回路52に与えられる。どちらかの値が“Low”であるときNOR回路52の出力は“High”である。NOR回路52の出力は、CK2によってフリップフロップ53の出力に保持される。

【0048】

第2、第4の何れかの期間で比較器130の出力が“High”であれば、フリップフロップ53の出力は“Low”である。また、これらの何れかの期間が“Low”であれば、フリップフロップ53の出力は“High”である。フリップフロップ53の出力がロジックラッチ15の出力として取り出される。

【0049】

ロジックラッチ15の出力は、出力インバータ19の入力部とシュミットトリガ回路13内のインバータ39の入力部に与えられる。

【0050】

ロジックラッチ回路15の出力が“Low”であるとき、出力インバータ回路出力から外部に向かう電流駆動信号が取り出される。ロジックラッチ回路15の出力が“High”であるとき、外部から出力インバータ回路出力部に向かう電流信号が与えられる。

【0051】

また、ロジックラッチ回路15の出力が“High”であると、インバータ39の入力部の電圧が“High”となり、MOSスイッチ36の一端には、抵抗140と抵抗141の接続部の電圧が与えられる。ロジックラッチ回路15の出力が“Low”であると、インバータ39の入力部の電圧が“Low”となり、

MOSスイッチ37の一端には、抵抗141と抵抗142の接続部の電圧が与えられる。

【0052】

以上から、第2、第4の期間で何ら信号が検出されないとき、抵抗140、141の接続部の電圧がコンデンサ33の一方に与えられ、第2若しくは第4の期間で信号が検出されると、抵抗141、142の接続部の電圧がコンデンサ33の一方に与えられる。このようにコンデンサ33の一方に与える電圧値を出力信号に応じて異ならせることによって、比較器130の比較レベルにヒステリシスを持たせることができる。

【0053】

磁界を検出しない状態では、高いヒステリシス電圧を比較器130に与え、一旦検出したあとでは低いヒステリシス電圧を比較器130に与えることができる。

【0054】

図3は、本発明の第2の実施形態を示した図である。図1のロジックラッチ回路15に対してロジックラッチ回路150がシュミットトリガ回路13の入出力部に接続される。

【0055】

シュミットトリガ回路13の比較器130の出力部がフリップフロップ510及びフリップフロップ511のD入力端子に接続される。フリップフロップ510のクロック入力端子には信号CK1が与えられる。また、フリップフロップ511のクロック入力端子に信号CK2が与えられる。フリップフロップ510及び511のQ出力がNOR52に個々に与えられる。CK1とCK2で検出される信号が共に“Low”であるときにロジックラッチの出力が“High”である。CK1とCK2で検出される信号のいずれかが“High”であるときにロジックラッチの出力が“Low”である。

【0056】

【発明の効果】

本発明に係る磁界センサによると、1つの電圧比較器で磁界の極性に関係なく

両極性に対応することができ、磁界強度の検出を簡単な構成で且つ消費電流を低減することができる。

【図面の簡単な説明】

【図1】

本発明の第1の実施形態に係る磁界センサを示す構成図

【図2】

本発明の第1の実施形態に係る磁界センサに適用される同期信号のタイミングチャート

【図3】

本発明の第2の実施形態に係る磁界センサを示す構成図

【図4】

従来の両極性に対応可能な磁界強度判定回路を示す構成図

【符号の説明】

- 1 1 磁電変換素子
- 1 2 電圧増幅器
- 1 3 シュミットトリガ回路（電圧比較回路）
- 1 5 ロジックラッチ回路
- 1 6 第1のスイッチ回路
- 1 7 記憶素子
- 1 9 第2のインバータ
- 2 1 A 第1のスイッチ
- 2 1 B 第2のスイッチ
- 2 2 A 第3のスイッチ
- 2 2 B 第4のスイッチ
- 2 3 A 第5のスイッチ
- 2 3 B 第6のスイッチ
- 2 4 A 第7のスイッチ
- 2 4 B 第8のスイッチ
- 3 3 記憶素子

34A、35A スイッチ

36、37 MOSスイッチ

39 インバータ

51 フリップフロップ回路

52 NOR回路

53 フリップフロップ回路

101 磁電変換素子

102 電圧増幅器

103A、103B シュミットトリガ回路

104 ロジックラッチ回路

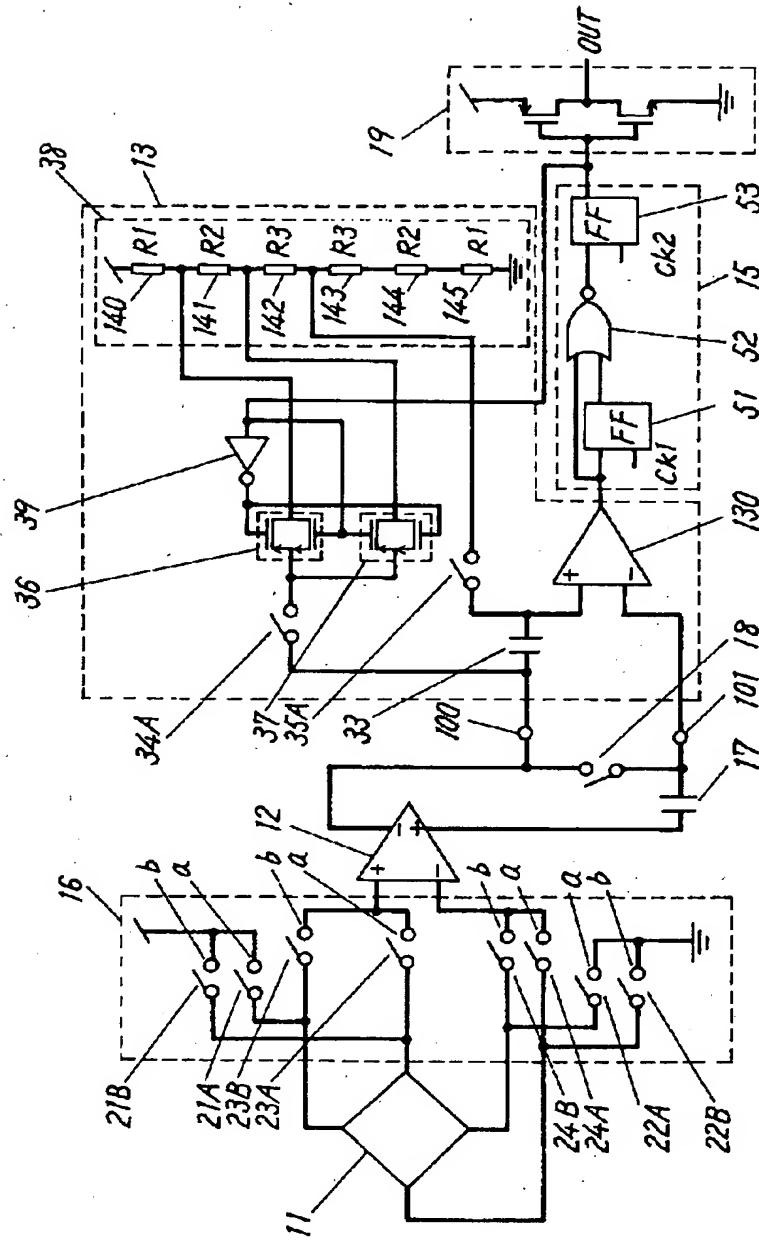
130 比較器

510、511 フリップフロップ回路

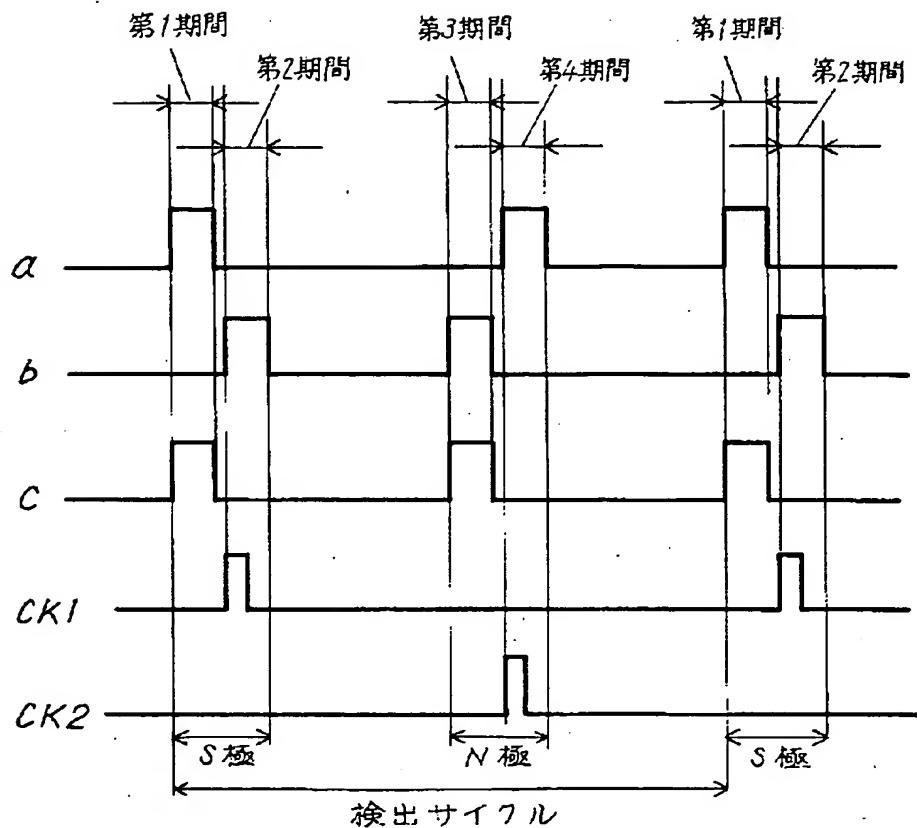
【書類名】

図面

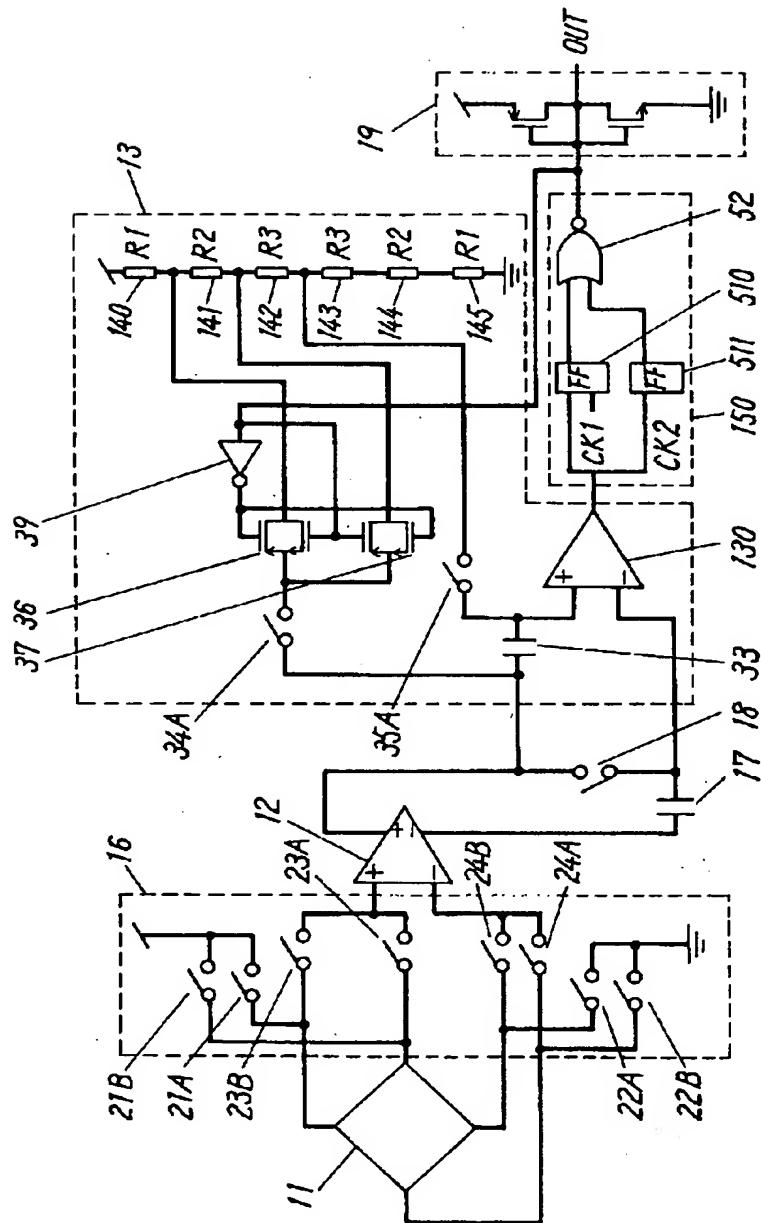
【図1】



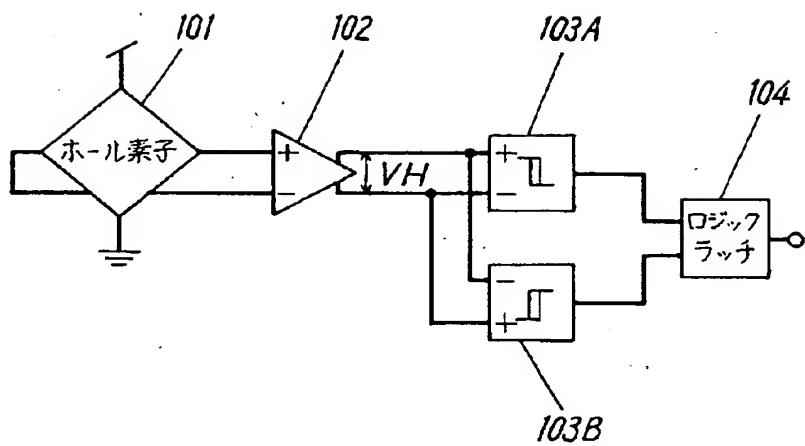
【図2】



【図3】



【図4】



【書類名】 要約書

【要約】

【課題】 磁界の極性に無関係であり両極性に対応した磁界強度の検出を簡単な構成で且つ消費電流を低減できるようにすること。

【解決手段】 磁界に応じた信号を出力する磁電変換素子11と、外部から与える信号の第1、第2、第3、第4の期間に応じて切り替えた信号を出力する第1のスイッチ回路16と、増幅器12と、増幅器12の出力端子対に両端が接続された記憶素子17と、出力端子対の一方と記憶素子17の一端子間に挿入接続され、外部から与える信号の第1及び第3の期間に連動して閉じ、第2及び第4の期間に連動して開くスイッチ18と、スイッチ18両端の少なくとも一方の信号を出力するスイッチ出力端子とを備える。ここで、第1のスイッチ回路16が、外部から与える信号の第1及び第4の期間に磁電変換素子11の一端子対の信号を出力し、外部から与える信号の第2及び第3の期間に磁電変換素子11の他端子対の信号を出力する。

【選択図】 図1

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地
氏 名 松下電器産業株式会社